

О.В. Задерейко, Н.І. Логінова,
О.Г. Трофименко, С.Ю. Манаков, А.А. Толокнов, В.І. Гура

КОМП'ЮТЕРНА СХЕМОТЕХНІКА ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ

Навчальний посібник

*Для підготовки здобувачів вищої освіти
галузі знань 12 «Інформаційні технології»*

Одеса
Фенікс
2022

«ОДЕСЬКА ЮРИДИЧНА АКАДЕМІЯ»

УДК 004.3:004.31
3 15

*Рекомендовано вченою радою
Національного університету «Одеська юридична академія»
(протокол № 9 від 16 червня 2022 р.)*

Рецензенти:

Панченко Є. Б. – д.т.н., проф., завідувач кафедри “Інженерії програмного забезпечення” Державного університету інтелектуальних технологій і зв’язку

Щербакова Г. Ю. – доктор технічних наук, професор, професор кафедри «Інформаційні системи» Одеського національного політехнічного університету

Задерейко О. В.

3 15 Комп’ютерна схемотехніка та архітектура комп’ютерів : навч. посіб. [Електронне видання] / О.В. Задерейко, Н.І. Логінова, О.Г. Трофименко, С.Ю. Манаков, А.А. Толокнов, В.І. Гура 2-ге вид. перероб. і доповн. Одеса : Фенікс, 2022. – 233 с. URL: <http://dspace.onua.edu.ua/handle/11300/22764>

ISBN 978-966-928-830-1

Розглянуто основні принципи схематичної побудови основних вузлів персонального комп’ютера, що формують багаторівневу структурну організацію комп’ютерних систем.

Призначено для підготовки до лекційних занять і практичних робіт, які виконуються в межах навчальної дисципліни, присвяченої вивченню фундаментальних основ комп’ютерної схемотехніки та архітектури комп’ютерів майбутніми ІТ-спеціалістами.

Матеріал викладено в межах навчальної дисципліни «Комп’ютерна схемотехніка та архітектура комп’ютерів», присвяченої вивченню фундаментальних основ функціонування і синтезу комп’ютерної техніки.

УДК 004.3:004.31

ISBN 978-966-928-830-1

© О.В. Задерейко, Н.І. Логінова,
О.Г. Трофименко, С.Ю. Манаков,
А.А. Толокнов, В.І. Гура 2022

«ОДЕСЬКА ЮРИДИЧНА АКАДЕМІЯ»

ПЕРЕДМОВА

У навчальному посібнику подано базовий теоретичний матеріал з основ функціонування комп'ютерних обчислювальних систем, який сприятиме оволодінню дисципліною «Комп'ютерна схемотехніка та архітектура комп'ютерів», що вивчається здобувачами вищої освіти за освітньо-кваліфікаційним рівнем «бакалавр» галузі знань 12 «Інформаційні технології». Вона разом з іншими складають теоретично-практичну основу сукупності компетентностей, що формують профіль фахівця в галузі інформаційних технологій.

Актуальність поданого матеріалу обумовлена об'єктивною необхідністю успішного засвоєння майбутніми ІТ-фахівцями принципів функціонування комп'ютерної техніки та принципів оброблення цифрової інформації, формування навичок з цифрового моделювання, вміння використовувати здобуті знання для аналізу і синтезу схем комп'ютерів (електронних обчислювальних машин) і засобів їхньої технічної реалізації.

Предметом вивчення поданого матеріалу є сучасні алгоритми функціонування комп'ютерних пристроїв, а також методи їх цифрового моделювання і проєктування та аналізу.

Основними завданнями вивчення матеріалу є оволодіння студентами апаратом математичної логіки, аналіз та синтез складових комп'ютерних пристроїв, комбінаційних і послідовних схем, які необхідні для моделювання реальних процесів у сучасних обчислювальних системах, удосконалення архітектури комп'ютерів, якісного підвищення їхньої продуктивності та надійності, істотного зменшення масових та габаритних показників.

Підсумкові програмні результати навчання дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів» дозволяють студентам:

- аналізувати, цілеспрямовано шукати і вибирати необхідні для вирішення професійних завдань інформаційно-довідникові ресурси і знання з урахуванням сучасних досягнень науки і техніки;
- знати методи опису функціональних вузлів цифрових пристроїв;
- володіти методиками проєктування і розрахунку функціональних вузлів цифрових пристроїв;
- аналізувати отримані результати цифрового моделювання цифрових пристроїв.

The background of the image is the official seal of the National University of Odessa Law Academy. It features a central shield with a blue and yellow geometric pattern. Inside the shield is a golden bell with a cross on top. The shield is flanked by two golden lions. Below the shield is an open book with the Greek letters Alpha (Α) and Omega (Ω) on its pages. The entire seal is surrounded by a blue ribbon with the text "НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ" and "ОДЕСЬКА ЮРИДИЧНА АКАДЕМІЯ".

УВАГА!

Повна версія навчального посібника розташована на сайті дистанційного навчання факультету кібербезпеки та інформаційних технологій Національного університету "Одеська юридична академія"

за адресою: <http://cyber.onua.edu.ua>

З усіх питань стосовно повної версії навчального посібника звертатися за адресою:

zadereyko@onua.edu.ua

СПИСОК ВИКОРИСТАНИХ ТА РЕКОМЕНДОВАНИХ ДЖЕРЕЛ

1. Цифрова схемотехніка: підручник / Л.Л. Верьовкін, М.В. Світанко, Є.М. Кісельов, С.Л. Хрипко. Запоріжжя: Видавництво ЗДІА, 2016. 214 с.
2. Цифрова схемотехніка: навч. посіб. / М.Г. Лорія, П.Й. Єлісєєв, О.Б. Целіщев. Северодонецьк: Вид-во Східноукр. нац. ун-ту ім. В. Даля, 2016. 280 с.
3. Матвієнко М.П., Розен В.П. Комп'ютерна схемотехніка: навч. посіб. К.: Видавництво Ліра-К, 2016. 192 с.
4. Гололобов В. Н. Схемотехника с программой Multisim для любознательных. СПб.: Наука и техника, 2019. 272 с.
5. Дэвид М. Харрис, Сара Л. Харрис. Цифровая схемотехника и архитектура компьютера. [2-е изд.] ДМК Пресс. 2018. 792 с.
6. Шустов М.А. Цифровая схемотехника. Основы построения. СПб.: Наука и Техника, 2018. 320 с.
7. Схемотехніка: пристрої цифрової електроніки: електронний підручник. / Рябенський В.М. Жуйков В.Я. Ямненко Ю.С. Заграничний А.В. Київ: НТУ «КП», 2016. 399 с.
8. Борисенко О.А. Цифрова схемотехніка: підручник. Суми: СумДУ, 2016. – 200 с.
9. Воробйова О.М. Основи схемотехніки: підручник / О.М. Воробйова, В.Д. Іванченко. [2-ге вид.] Одеса: Фенікс, 2009. С. 279–289.
10. Колонтаєвський Ю.П., Сосков А.Г. Електроніка і мікросхемотехніка: підручник. [2-е вид.] / За ред. А.Г. Соскова. – К.: Каравелла, 2009. – 416 с.
11. Воробйова О.М. Основи схемотехніки: навч. посіб. / О.М. Воробйова, В.Д. Іванченко. Одеса: ОНАЗ ім. О.С. Попова, 2004. Ч.2. – 275 с.
12. Шкурко О.І, Процюк Р.О., Корнійчук В.І. Комп'ютерна схемотехніка в прикладах та задачах. К.: Корнійчук, 2003. 144 с.
13. Комп'ютерна схемотехніка: конспект лекцій / Уклад. Л.А. Матвійчук. Чернігів: ЧНБіП, 2017. 156 с.
14. Комп'ютерна схемотехніка: метод. вказівки до моделювання мікропроцесорних пристроїв при виконанні лабораторних робіт / О. М. Долголенко, В. І. Корнійчук, С. В. Аксьоненко. К.: НТУУ «КП», 2017. 17 с.
15. Методичні вказівки до лабораторної роботи з дисципліни «Аналогова та цифрова схемотехніка» / Укл.: Іванов Ю.Д., Лозка Б.В, Галієв Р. Р. Одеса: ОНПУ, 2017. 24 с.
16. Коваленко А.Є. Комп'ютерна схемотехніка і архітектура комп'ютерів. Підготовка та оформлення курсових робіт: навч.-метод. посіб. [Електронне видання] К.: НТУУ «КП», 2016. 472 с.
17. Комп'ютерна схемотехніка: метод. вказівки до виконання лабораторних робіт / О.М. Долголенко, В.І. Корнійчук, О.О. Кучмій. К.: НТУУ «КП», 2017. 22 с.

ЗМІСТ

ПЕРЕДМОВА	3
Розділ 1 ОСНОВИ ЦИФРОВОЇ ТЕХНІКИ	4
1.1 Загальні характеристики комп'ютерної техніки	4
1.1.1 Історія розвитку комп'ютерної техніки	4
1.1.2 Архітектура комп'ютерів	5
1.1.3 Принципи функціонування комп'ютерів	8
1.1.4 Основні характеристики комп'ютерів	8
1.1.5 Покоління комп'ютерів	10
Розділ 2 ОСНОВИ ЦИФРОВОЇ ЕЛЕКТРОНІКИ	19
2.1 Основні поняття цифрової електроніки	19
2.1.1 Переваги цифрових пристроїв	19
2.1.2 Термінологія цифрової електроніки	19
2.1.3 Поняття про цифрові сигнали	20
2.1.4 Перетворення безперервних сигналів на дискретні	21
2.1.5 Теорема Котельникова	23
Розділ 3 МАТЕМАТИЧНИЙ АПАРАТ ЦИФРОВОЇ ЕЛЕКТРОНІКИ	24
3.1 Системи числення	24
3.1.1 Різновиди систем числення	24
3.1.2 Одиниці інформації	24
3.1.3 Основні позиційні системи числення	26
3.1.4 Переведення чисел з однієї системи числення до іншої	27
3.1.5 Арифметичні операції в різних системах числення	32
Контрольні запитання	33
Розділ 4 ЛОГІЧНІ ФУНКЦІЇ І МАТЕМАТИЧНІ ОПЕРАЦІЇ В ЦИФРОВІЙ ЕЛЕКТРОНІЦІ	35
4.1 Логічні функції та форми їх подання	35
4.2 Основні закони і співвідношення алгебри логіки	40
4.3 Мінімізація логічних функцій засобами законів алгебри логіки	42
4.3.1 Мінімізація логічних функцій	42
4.3.2 Безпосереднє перетворення логічних функцій	43
4.3.3 Мінімізація логічних функцій за допомогою карт Карно	44
4.4 Комбінаційні схеми і цифрові автомати	49
4.4.1 Поняття про комбінаційні схеми і цифрові автомати	49
4.4.2 Комбінаційні схеми	49
4.4.3 Цифрові автомати	50

Контрольні запитання	51
Розділ 5 ПЕРЕТВОРЕННЯ ІНФОРМАЦІЇ В КОМП'ЮТЕРІ	53
5.1 Перетворення аналогових сигналів у цифрові	53
5.1.1 Принципи перетворення аналогового сигналу у цифровий	53
5.1.2 Розрядність АЦП	53
5.1.3 Характеристики АЦП	54
5.1.4 Архітектура АЦП	57
5.1.5 Архітектура паралельного перетворення	58
5.1.6 Конвеєрна архітектура	59
5.1.7 Архітектура послідовного наближення	60
5.2 Перетворення цифрових сигналів в аналогові	61
5.2.1 Принципи перетворення цифрових сигналів в аналогові	61
5.2.2 Загальна характеристика цифро-аналогових перетворювачів	62
5.2.3 Схеми цифро-аналогових перетворювачів	62
5.2.4 Двійкові коди, використовувані в цифро-аналогових перетворювачах	65
5.2.5 Помножувальні цифро-аналогові перетворювачі	66
5.2.6 Основні параметри і характеристики цифро-аналогових перетворювачів	67
Контрольні запитання	68
Розділ 6 ЕЛЕМЕНТИ, ВУЗЛИ І ПРИСТРОЇ КОМП'ЮТЕРНОЇ ЕЛЕКТРОНІКИ	70
6.1 Технічні засоби комп'ютерної електроніки	70
6.2 Характеристики логічних елементів	74
6.3 Тригери	79
6.3.1 Визначення і призначення тригерів	79
6.3.2 Класифікація тригерів	81
6.3.3 Динамічні параметри тригерів	84
6.3.4 RS-тригери	84
6.3.5 Синхронні RS-тригери	87
6.3.6 Т-тригери	91
6.3.7 D-тригери	94
6.3.8 JK-тригери	99
6.4 Регістри	101
6.4.1 Загальна характеристика регістрів	101
6.4.2 Установчі мікрооперації. Однофазний і парафазний способи запису інформації	104
6.4.3 Запис інформації від двох джерел	105
6.4.4 Зчитування інформації	106
6.4.5 Логічні мікрооперації в регістрах	107
6.4.6 Мікрооперації зсуву	108
6.4.7 Перетворення послідовного коду на паралельний і навпаки	110
6.4.8 Розподільники тактів	110

6.5 Лічильники	112
6.5.1 Загальна характеристика лічильників	112
6.5.2 Підсумовуючі лічильники	114
6.5.3 Віднімальні лічильники	115
6.5.4 Реверсивні лічильники	115
6.5.5 Часові характеристики лічильників	117
6.5.6 Двійкові лічильники	117
6.6 Дешифратори	123
6.6.1 Загальна характеристика дешифраторів	123
6.6.2 Лінійні дешифратори на два входи і чотири виходи	127
6.6.3 Пірамідальні дешифратори	129
6.6.4 Прямокутні дешифратори	130
6.6.5 Каскадні дешифратори	131
6.6.6 Багатоступеневі дешифратори	131
6.7 Шифратори	133
6.7.1 Загальна характеристика шифратора	133
6.7.2 Пріоритетні шифратори	136
6.8 Мультиплексори	138
6.8.1 Загальна характеристика мультиплексорів	138
6.8.2 Каскадні мультиплексори	141
6.8.3 Реалізація логічних функцій мультиплексорами	142
6.8.4 Мультиплексування шин	143
6.9 Демультиплексори	144
6.9.1 Загальна характеристика демультиплексорів	144
6.9.2 Каскадування демультиплексорів	145
6.9.3 Демультиплексування шин	146
6.10 Суматори	147
6.10.1 Призначення суматорів	147
6.10.2 Напівсуматори	149
6.10.3 Повні суматори	150
6.10.4 Комбінаційні суматори	151
6.10.5 Послідовні суматори	152
6.10.6 Паралельні суматори	153
Розділ 7 ПАМ'ЯТЬ КОМП'ЮТЕРІВ	155
7.1 Загальна характеристика пам'яті	155
7.1.1 Функція пам'яті	155
7.1.2 Основні параметри пам'яті	156
7.1.3 Вхідні й вихідні сигнали мікросхеми пам'яті	157
7.1.4 Часові характеристики мікросхем пам'яті	158
7.1.5 Способи доступу до даних у напівпровідниковій пам'яті	158

7.2 Основні структури напівпровідникової пам'яті	161
7.2.1 Поняття структури пам'яті	161
7.2.2 Пам'ять зі структурою 2D.....	161
7.2.3 Пам'ять зі структурою 3D.....	163
7.2.4 Пам'ять зі структурою 2DM	164
7.2.4 Пам'ять із послідовним доступом	166
7.3 Кеш-пам'ять	167
7.3.1 Загальна характеристика кеш-пам'яті.....	167
7.3.2 Повністю асоціативний кеш.....	168
7.3.3 Кеш-пам'ять із прямим розміщенням	169
7.3.4. Асоціативний-асоціативний-набірно-асоціативний кеш.....	170
7.4. Постійна пам'ять	171
7.4.1 Загальна характеристика постійної пам'яті	171
7.4.2 Мікросхеми постійних запам'ятовувальних пристроїв	172
7.4.3 Мікросхеми програмувальних постійних запам'ятовувальних пристроїв.....	172
7.4.4 Мікросхеми РПЗП на МОН-транзисторах	175
7.4.5 Мікросхеми РПЗП на ЛІЗМОП-транзисторах	177
7.5. Флеш-пам'ять.....	179
7.5.1 Загальна характеристика флеш-пам'яті	179
7.5.2. Основні напрямки розвитку флеш-пам'яті	180
7.5.3. Пам'ять типу Strata Flash	181
7.6. Статичні запам'ятаючі пристрої.....	181
7.6.1. Загальна характеристика статичних запам'ятовувальних пристроїв	181
7.6.2. Модуль статичної пам'яті	183
7.7. Динамічна пам'ять	184
7.7.1 Принцип побудови динамічного запам'ятовувального елемента	184
7.7.2 Схема динамічного запам'ятовувального пристрою.....	186
7.7.3 Динамічні запам'ятовувальні пристрої підвищеної швидкодії	188
7.7.4 Регенерація динамічної пам'яті.....	192
7.7.5 Модуль динамічної пам'яті	193
Контрольні запитання	195

Розділ 8 АРХІТЕКТУРА ТА ПРОГРАМУВАННЯ МІКРОПРОЦЕСОРІВ INTEL 80X86202

8.1 Архітектура і програмні моделі 16- і 32-розрядних мікропроцесорів Intel 80x86	202
8.1.1 Загальна характеристика мікропроцесорів сімейства Intel 80X86	202
8.1.2 Особливості архітектури процесорів сімейства Intel 80X86	204
8.1.3 Сегментування пам'яті.....	205
8.1.4 Порядок слідування байтів у пам'яті.....	206

8.2 Програмування МП 8086. Формат інструкцій асемблера. Способи адресування операндів	206
8.2.1 Формат інструкцій асемблера x86	206
8.2.2 Завантаження регістрів	207
8.2.3 Стек	208
8.3 Набір інструкцій МП Intel 8086	209
8.3.1 Інструкції передачі даних	209
8.3.2 Арифметичні інструкції	210
8.3.3 Логічні інструкції	212
8.3.4 Інструкції маніпуляції над рядками	213
8.3.5 Інструкції передачі управління	213
8.3.6 Інструкції керування процесором	214
8.4 Організація розгалужених програм	214
8.4.1 Команди переходів	214
8.4.2 Безумовні переходи	215
8.4.3 Умовні переходи	216
8.5 ОРГАНІЗАЦІЯ ЦИКЛІЧНИХ ПРОГРАМ	220
8.5.1 Команди організації циклів МП Intel 8086	220
8.5.2 Приклад 1	221
8.5.3 Приклад 2	223
Контрольні запитання	225
СПИСОК ВИКОРИСТАНИХ ТА РЕКОМЕНДОВАНИХ ДЖЕРЕЛ	227

НАВЧАЛЬНЕ ВИДАННЯ

*Олександр Владиславович Задерейко,
Наталія Іванівна Логінова,
Олена Григорівна Трофименко,
Сергій Юрійович Манаков
Анатолій Арнольдович Толокнов*

**КОМП'ЮТЕРНА
СХЕМОТЕХНІКА
ТА
АРХІТЕКТУРА КОМП'ЮТЕРІВ**

Навчальний посібник

*Для підготовки здобувачів вищої освіти
галузі знань 12 «Інформаційні технології»*

Електронне видання

А Ω

Підписано до друку 18.08.2022.
Формат 60х84/16. Ум-друк. арк. 9,78.
Зам. № 2208-03.

Видавець ПП «Фенікс»
(Свідоцтво суб'єкта видавничої справи ДК № 1044 від 17.09.02).
Україна, м. Одеса, 65009, вул. Зоопаркова, 25.
e-mail: fenix-izd@ukr.net
www.feniksbooks.com

«ОДЕСЬКА ЮРИДИЧНА АКАДЕМІЯ»